

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-161757

(43)Date of publication of application : 26.06.1989

(51)Int.Cl.

H01L 27/14
H01L 21/76
H04N 5/335

(21)Application number : 62-318554

(71)Applicant : NEC CORP

(22)Date of filing : 18.12.1987

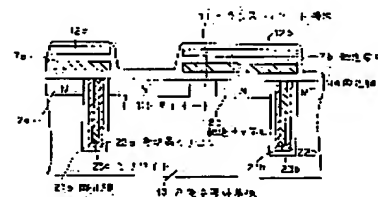
(72)Inventor : ODA HIDETSUGU

(54) SOLID-STATE IMAGE PICKUP ELEMENT

(57)Abstract:

PURPOSE: To obtain a solid-state image pickup element, smear on which is reduced largely and picture quality of which is improved, by constituting an element isolation section by a trench formed to a semiconductor substrate and shaping the inside of the trench by polycrystalline silicon buried along at least the outer circumferential surface of the trench and silicide or a metal buried into the polycrystalline silicon.

CONSTITUTION: In an inter-line type solid state image pickup element, which is formed onto one conductivity type semiconductor substrate 13 and unit picture elements of which are isolated mutually by element isolation sections, said element isolation sections are composed of trenches shaped to the semiconductor substrate 13, and the insides of the trenches are formed by polysilicon 22 buried along the outer circumferential surfaces of the trenches and silicide 23 or metals buried into the polycrystalline silicon 22. Silicon in the semiconductor substrate 13 is etched only in the element isolation sections and the trenches are shaped up to specified depth, the surfaces of the trenches are oxidized, and polycrystalline silicon 22 and silicide 23 are buried and trench isolation sections are formed. Accordingly, direct leakage to a transfer channel of light input from the outside is inhibited, thus largely reducing smear.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-161757

⑬ Int.Cl.⁴

H 01 L 27/14

21/76

H 04 N 5/335

識別記号

庁内整理番号

B-8122-5F

L-7638-5F

F-8420-5C

⑭ 公開 平成1年(1989)6月26日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 固体撮像素子

⑯ 特 願 昭62-318554

⑰ 出 願 昭62(1987)12月18日

⑱ 発 明 者 織 田 英 嗣 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 館野 千恵子

明 細 書

1. 発明の名称

固体撮像素子

2. 特許請求の範囲

(1) 1導電型の半導体基板上に形成され、単位画素が素子分離部により互いに分離されてなるインタライン型の固体撮像素子において、前記素子分離部は半導体基板に形成された溝で構成され、該溝内部は、少なくともその外周面に沿って埋め込まれた多結晶シリコンと、該多結晶シリコン内部に埋め込まれたシリサイドまたは金属とで形成されてなることを特徴とする固体撮像素子。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は固体撮像素子に関し、特にスミアが大幅に低減された固体撮像素子に関する。

〔従来の技術およびその問題点〕

近年、固体撮像素子は、その撮像性能が著しく向上し、家庭用のみならず放送用、産業用、科学

用等のビデオカメラに使用され始めている。なかでもインタライン型のCCD固体撮像素子は素子サイズやカメラの小型化が可能であり、広く普及している。

しかしながら、現在のインタライン型固体撮像素子にはスミアと呼ばれる不自然な現象があり、画質がいま一つ不十分であり、応用範囲が制限されていた。

第3図は、従来のインタライン型固体撮像素子の主要部を示す半導体チップの単位セル部の平面図である。なお、本例では、Nチャネル素子を例として説明する。

この従来例では、単位セルは、ホトダイオード1と転送チャネル2(CCDレジスタ)およびホトダイオード1で光電変換された信号電荷を転送チャネル2へ送り込むためのトランスファゲート領域11、さらに各セルを素子分離するチャネルストップ3から構成されている。転送チャネル2は複数の転送電極4〜7に覆われている。

第4図は、第3図におけるA-A'線での断面図を

示したものである。本従来例では、P型半導体基板13の一主平面上に形成されるホトダイオード1で光電変換された信号電荷が、多結晶シリコンにより形成される転送電極7a,7bに読み出し電圧を印加することにより、トランスファゲート領域11を經由して電荷結合素子による転送チャンネル(Nウェルからなる埋め込みチャンネル)2a,2b・・・へと送られる。さらにこの信号電荷は、この転送チャンネル内部を転送され外部に取出される。ここでホトダイオード1、トランスファゲート領域11、転送チャンネル2bは単位のセルを構成し、隣接セルとチャンネルストップ3a,3bによって素子分離がなされている。外部から入射する光はホトダイオード1に正確に入る必要があり、直接転送チャンネルへ入射するとスミアと呼ばれる現象を生じ、画質劣化につながる。このため転送チャンネル上部にはアルミ等の光に対して不透明な膜12a,12bが形成されている。

しかしながら、入射する光は、図中のaで示すような素子表面に対して垂直に入射する成分ばかり

とする。

〔問題点を解決するための手段〕

本発明は、1導電型の半導体基板上に形成され、単位画素が素子分離部により互いに分離されてなるインタライン型の固体撮像素子において、前記素子分離部は半導体基板に形成された溝で構成され、該溝内部は、少なくともその外周面に沿って埋め込まれた多結晶シリコンと、該多結晶シリコン内部に埋め込まれたシリサイドまたは金属とで形成されてなることを特徴とする固体撮像素子である。

〔作用〕

本発明による固体撮像素子では、画素間の素子分離として溝掘り分離技術を用いる。さらに、本発明による素子では、この溝内部に多結晶シリコンが埋め込まれ、さらに、この多結晶シリコン内部に光透過率を大幅に低減したシリサイドまたは金属層が埋め込まれている。このため、外部から入射される光が、たとえ素子内部で斜め方向に入射したとしてもこの素子分離領域で遮られ、転送

特開平1-161757 (2)

りとは限らず、図中のbで示すように素子表面に対して斜めに入射する成分もある。この光成分bは、ホトダイオード1をつきぬけて直接、転送チャンネル2aへと入射し、スミアの一因となっている。さらに、素子表面に形成される酸化膜14は、アルミ遮光膜あるいは転送電極の端部領域で平坦とはならず、光の入射に対していわゆる凹レンズ効果を生じ、垂直入射の光をも屈折させ、転送チャンネルへの光の洩れこみを生じさせ、このこともスミアを発生させる原因となっていた。

このように従来の素子では、ホトダイオードへ入射してきた光が直接転送チャンネルへ洩れこむことによるスミアの発生を防止することが困難であった。

本発明は、従来素子では外部から入力された光がホトダイオードをつきぬけて直接転送チャンネルへと入射され、このことがスミアを発生させ、画質を劣化せしめる原因となっていたことに鑑みてなされたもので、スミアを大幅に低減し、画質向上をはかった固体撮像素子を提供することを目的

チャンネルへ洩れこむことがなく、スミアが大幅に低減される。

〔実施例〕

次に、本発明の一実施例について図面を参照して説明する。

第1図は、本発明の一実施例の主要部を示す半導体チップの単位セル部の断面図である。この実施例は、P型半導体基板13の一主表面に形成されたホトダイオード1を有し、ホトダイオード1で光電変換された信号電荷は、転送電極7a,7bに読み出し電圧を印加することにより、トランスファゲート領域11を經由して、転送チャンネル2a,2bへ読み出される。各画素を分離する素子分離部は、半導体基板13に溝が穿たれ、この溝内部は、その外周面に沿って順次形成された酸化膜21a,21bおよび多結晶シリコン22a,22bと、溝中央部に形成されたシリサイド23a,23bとで構成されている。ここで、シリサイド23a,23bは金属層であってもよい。溝部分の構造は、通常の集積回路プロセスにより形成可能である。すなわち、例えば半導体

特開平1-161757 (3)

基板であるシリコンを素子分離部のみエッチングし、所定の深さまで溝形成した後、溝表面を酸化し、次いで多結晶シリコン、シリサイドを埋め込んでいくことにより本実施例による素子の溝分離部の構造を実現できる。

このような本発明による構成の素子では、素子分離部に、光に対して不透明なシリサイド層あるいは金属層が埋め込まれているため、外部より入射する光が、たとえ斜め方向から入射したとしても、この素子分離部で反射あるいは吸収され、ホトダイオードをつきぬけて隣接する画素の転送チャンネル部へと混入していくことがない。このため従来問題となっていた転送チャンネルへの直接的な光の洩れこみが抑制され、スミアが大幅に低減されることになる。

第2図は、本発明の第2の実施例による単位セルの断面図を示したものである。第1図に示した実施例との相違は、素子分離部の構成の違いにある。本実施例では、素子分離部は、半導体基板13に溝を穿った後、その外周面に酸化膜21aを形成

し、次いで多結晶シリコン31を埋め込み、さらにこの多結晶シリコン31の表面にシリサイド33を形成し、このあと再び多結晶シリコン32を埋め込むことによって構成されている。このような素子分離部の構成では、光を遮断するシリサイド層が二重に構成されるため、斜め入射の光の遮断特性をより効率的に行うことができ、スミア抑止効果が向上する。

〔発明の効果〕

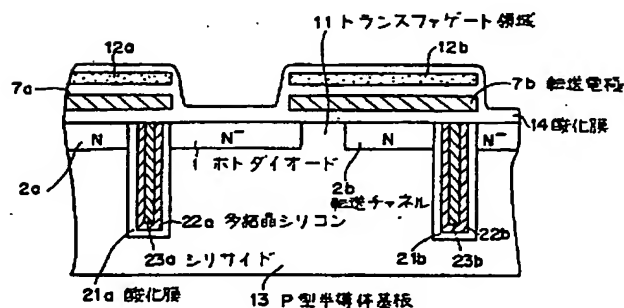
以上述べたように、本発明によれば、外部から入力された光が直接転送チャンネルへ洩れこむことが抑制されるので、スミアが大幅に低減され、高画質の画像が再現可能な高性能の固体撮像素子を提供することができる。

4. 図面の簡単な説明

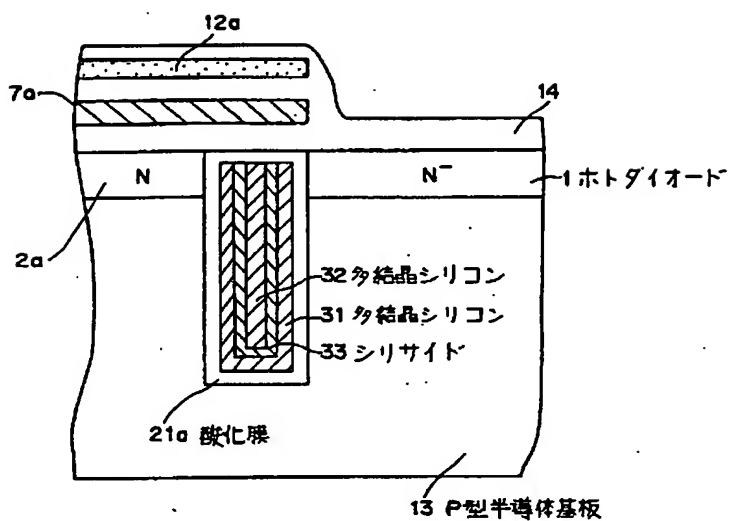
第1図は本発明の一実施例の半導体チップの単位セル部の断面図、第2図は別の一実施例の単位セル部の断面図、第3図は従来例による固体撮像素子の半導体チップの単位セル部の平面図、第4図は第3図におけるA-A'線による断面図である。

- 1…ホトダイオード
- 2…転送チャンネル(CCDレジスタ)
- 3…チャンネルストップ 4～7…転送電極
- 11…トランスファゲート領域
- 12a, 12b…アルミ遮光膜
- 13…P型半導体基板 14, 21a, 21b…酸化膜
- 22a, 22b, 31, 32…多結晶シリコン
- 23a, 23b, 33…シリサイド

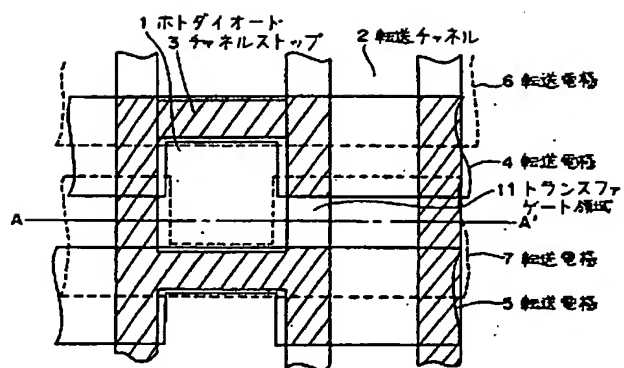
代 理 人 弁 理 士 舘 野 千 恵 子



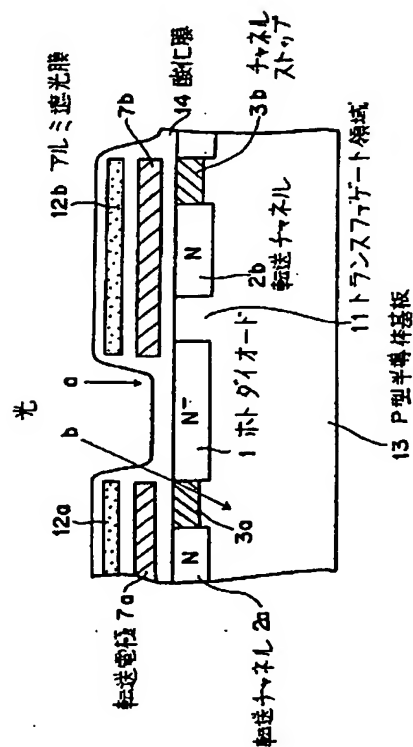
第1図



第 2 図



第 3 図



第四圖